

(51) Int. Cl. ⁸	識別記号	F I		
H 0 1 J	31/12	H 0 1 J	31/12	C
	9/14		9/14	C
	9/24		9/24	A
	29/32		29/32	
	29/62		29/62	

審査請求 未請求 予備審査請求 有 (全 47 頁) 最終頁に続く

(21) 出願番号 特願平8-517067
(22) 出願日 平成7年(1995)11月20日
(23) 優先権主張日 平成8年(1996)7月19日
(24) 優先権主張番号 PCT/US95/15226
(25) 国際公開番号 WO96/18429
(26) 国際公開日 平成8年(1996)5月30日
(27) 優先権主張番号 08/343,074
(28) 優先日 1994年11月21日
(29) 優先権主張国 米国 (U S)
(30) 優先権主張番号 08/343,075
(31) 優先日 1994年11月21日
(32) 優先権主張国 米国 (U S)

(71) 出願人 シリコン ヴィデオ コーポレーション
アメリカ合衆国 カリフォルニア州
95119 サン ホセ ヴィア デル オロ
6580
(72) 発明者 スピンド クリストファー ジェイ
アメリカ合衆国 カリフォルニア州
94025 メンロ パーク ヒルサイド 115
(73) 発明者 フィールド ジョン イー
アメリカ合衆国 カリフォルニア州
94062 レッドウッド シティー メリー
ランド ストリート 1692
(74) 代理人 弁理士 中村 隆 (外7名)

最終頁に続く

(54) 発明の名称 発光体面素を対応電界エミッタに整列させる内部構造を有する電界放出装置

(57) 要約

電界放出表示デバイスは、フェースプレート及び基板を有している。フェースプレートは複数の発光体面素を有している。フェースプレートは複数の電界エミッタを有する基板内側を有している。フェースプレートと基板との間に位置決めされている。側壁、基板内側及びフェースプレート内側の間に形成された密封外周を形成している。外周の少なくとも1つのスペーサ壁が、外周に向かう方向に作用する力に対して基板及びフェースプレートを支えている。少なくとも1つの内部構造が、基板及びフェースプレートを固定して拘束し、複数の発光体面素と対応する電界エミッタとを整列させる。また、フェースプレートは少なくとも1つのフェースプレート基準を含むことができ、基板は対応する基板基準を含むことができる。フェースプレート基準は基板基準に光学的に整列される。先ずスペーサ壁を基板内側に位置決めする。次にフェースプレート及び基板基準を光学的に整列させ、スペーサ壁を位置決め内を導入する。発光体面素はそれらに対応する電界エミッタに整列される。本装置は、高

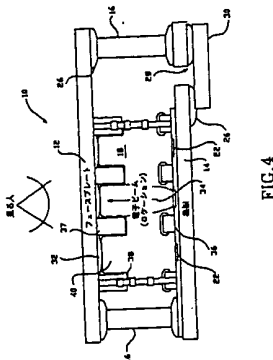


FIG. 4

(2)

特表平10-509834

(特許請求の範囲)

(1) 電界放出表示デバイスにおいて、

複数の発光体面素からなる活動領域を有するフェースプレート内側を含むフェースプレートと、

複数の電界エミッタを有する基板内側を含む基板と、

上記フェースプレートと基板との間に位置決めされ、側壁、基板内側及びフェースプレート内側の間に形成された密封外周を形成する側壁と、

上記外周内にあって、上記外周に向かう方向に作用する力に対して上記基板及びフェースプレートを支える少なくとも1つのスペーサ壁と、

上記フェースプレートと基板とを固定して拘束し、複数の発光体面素と対応する電界エミッタとを整列させる少なくとも1つの内部構造と

を備えていることを特徴とする電界放出表示デバイス。

(2) 上記内部構造は、スペーサ壁を含む請求項(1)に記載の電界放出表示デバイス。

(3) 上記スペーサ壁は、上記フェースプレートの内側に形成されている受け溝を含む請求項(2)に記載の電界放出表示デバイス。

(4) 上記内部構造は、上記基板の内側に形成されている位置決めを含む請求項(3)に記載の電界放出表示デバイス。

(5) 上記内部構造は、上記フェースプレートの内側に取付けられている上記受け溝内に受けられて上記基板の内側の上記位置決め内に保持されるスペーサ壁を含む請求項(4)に記載の電界放出表示デバイス。

(6) 上記フェースプレートの内側に接して位置決めされているブラックマトリクス層を含む、上記ブラックマトリクス層は上記内部構造と、上記スペーサ壁を受けてそれを上記複数の発光体面素に対して取り付ける受け溝を含む請求項(1)に記載の電界放出表示デバイス。

(7) 上記ブラックマトリクスは、光パターン化可能な材料で作られている請求項(6)に記載の電界放出表示デバイス。

(8) 上記光パターン化可能な材料は、ポリイミドである請求項(7)に記載の電界放出表示デバイス。

(9) 上記スペーサ壁の一方の端は、上記フェースプレートに固定される請求項(6)に記載の電界放出表示デバイス。

(10) 上記受け溝は、上記スペーサ壁を直線にする請求項(6)に記載の電界放出表示デバイス。

(11) 上記スペーサ壁は、上記フェースプレートの外面において見た時に、見る人に対して実質的に光学的に不可視である請求項(6)に記載の電界放出表示デバイス。

(12) 上記受け溝は第1の端を有し、上記第1の端は第2の端よりも上記フェースプレートの内側に近く、上記第2の端は上記第1の端に対して内向きに広がっている請求項(6)に記載の電界放出表示デバイス。

(13) 上記受け溝は、上記スペーサ壁の幅と同一か、またはそれよりも小さい幅を有している請求項(12)に記載の電界放出表示デバイス。

(14) 上記スペーサ壁は、上記フェースプレートの熱膨張係数とは異なる熱膨張係数を有している請求項(1)に記載の電界放出表示デバイス。

(15) 上記内部構造は、上記基板の内側に形成されているスペーサ壁と、上記フェースプレートの内側の位置決めとを含む請求項(1)に記載の電界放出表示デバイス。

(16) 側壁構造をも含む請求項(1)に記載の電界放出表示デバイス。

(17) 電界放出表示装置のための基板構造において、

透明な基板サブストレートと、

少なくとも2つの不透明電極と、

上記不透明電極に直交している複数の透明電極と、

上記不透明電極上に形成されている複数の電界エミッタと、

外面と、実質的に上記外面上に位置決めされている導電層とを含み、上記不透明電極と透明電極とに整列され、上記透明電極と不透明電極から電気的に絶縁されている集電格子と

を備えていることを特徴とする基板構造。

(18) 上記集電格子は、スペーサ壁を受けるようになっているスペーサ壁込みを含む請求項(17)に記載の基板構造。

(4)

特表平10-509834

(19) 電界放出表示装置において、

フェースプレート内側を限定しているフェースプレートサブストレートと、

上記フェースプレート内側に堆積されている複数の発光体面素と、

透明な基板サブストレートと、

上記フェースプレートサブストレート及び基板サブストレートと組合せて真空中に保持することができる表示装置内部外周を限定している側壁と、

複数の不透明電極と、

上記不透明電極に直交している複数の透明電極と、

上記透明電極上に形成されている複数の電界エミッタと、

外面と、実質的に上記外面上に位置決めされている導電層とを含み、上記不透明電極と透明電極とに整列され、上記透明電極及び不透明電極から電気的に絶縁されている集電格子と、

上記表示装置に電流を供給する駆動回路と

を備えていることを特徴とする電界放出表示装置。

(20) 上記基板の内側に形成されている複数のスペーサ壁位置決めと、

上記位置決めに対して直交方向に上記位置決め内に位置決めされている複数の変形可能なリブ

をも備えている請求項(19)に記載の電界放出表示装置。

(21) 上記透明電極は、不透明区分を含む請求項(19)に記載の電界放出表示装置。

(22) 上記複数の電界エミッタは、上記透明電極の上記不透明区分上に形成されている請求項(21)に記載の電界放出表示装置。

(23) 電界放出装置のための基板構造を形成する方法において、

外面及び内面を有し、透明サブストレート、複数の不透明電極、及び上記不透明電極上に形成されている複数の電界エミッタによって限定される活動領域を含む基板を準備する段階と、

上記内面の実質的に全体に光パターン化可能な材料を付着させる段階と、

上記外面を通して紫外放射に上記内面の行集束パターン及び列集束パターンを露光させて導電することによって変形可能な位置決めを作成する段階と、

上記光パターン化可能な材料を現像して硬化させ、高さの行集束パターン

ンと、高さ h_0 の列集束パターンとを有する酸化した光パターン化可能な材料を形成させる段階と、

上記酸化した光パターン化可能な材料を導電層で被覆する段階と、

上記不透明電極から電氣的に絶縁されている集束電極を作成する段階とからなることを特徴とする方法。

(24) 上記 h_1 は、上記 h_2 よりも小さいか、または等しい請求項(23)に記載の方法

・
(25) 上記 h_1 は、上記 h_2 よりも大きい、または等しい請求項(23)に記載の方法

・
(26) 電界放出表示装置のフェースプレートにおいて、

フェースプレート内側を限定するサブストレートと、

上記フェースプレート内側上に堆積されている複数の蛍光体面と、

上記フェースプレート内側上に複数の列及び行保護帯で形成されているブラックマトリクスと、

列または行保護帯内に形成され、スペーサ壁を受けてそれを上記複数の蛍光体面素に対して取付ける壁様みと

を備えていることを特徴とするフェースプレート。

(27) 上記スペーサ壁は上記壁様み内に位置決めされ、上記基板内側に形成されている対応する位置決めに対して取付けられる請求項(26)に記載のフェースプレート。

(28) 上記壁様みは、受け溝を含む請求項(26)に記載のフェースプレート。

(29) 上記受け溝は、複数の変形受入れ間隙に接して位置決めされている請求項(26)に記載のフェースプレート。

(30) 上記ブラックマトリクスは、光パターン化可能な材料で作られている請求項(26)に記載のフェースプレート。

(26)に記載のフェースプレート。

(31) 上記ブラックマトリクスは、ポリイミドで作られている請求項(26)に記載のフェースプレート。

(32) 上記スペーサ壁の一方の端は、上記フェースプレートサブストレートに固着される請求項(26)に記載のフェースプレート。

(33) 上記スペーサ壁は、上記受け溝内において直線にされる請求項(26)に記載のフェースプレート。

(34) 上記受け溝内のスペーサ壁は、上記フェースプレートの外面において見た時に、見る人に対して実質的に光学的に不可視である請求項(26)に記載のフェースプレート。

(35) 上記受け溝は第1の端を有し、上記第1の端は第2の端よりも上記フェースプレートの内側に近く、上記第2の端は上記第1の端に対して内向きに末広がりである請求項(26)に記載のフェースプレート。

(36) 上記受け溝は、末広がりの第1の端を有している請求項(26)に記載のフェースプレート。

(37) 上記受け溝は、末広がりの第1の端及び第2の端を有している請求項(26)に記載のフェースプレート。

(38) 上記フェースプレート基準は、上記ブラックマトリクス内に形成されている請求項(31)に記載のフェースプレート。

(39) フラットパネル表示装置において、

フェースプレート内側を含むフェースプレートと、

上記フェースプレート内側に対して対面関係にある基板内側を含む基板と、

上記フェースプレートと基板との間に位置決めされ、側壁、基板内側及びフェースプレート内側の間に囲まれた密封外周を形成する側壁と、

上記フェースプレート内側に位置決めされている複数の蛍光体サブピクセルと、

電子を放出してそれらに対応するサブピクセルへ向かわせる複数の電界エミッタと、

上記各サブピクセルを取り囲んでサブピクセル領域を限定し、上記サブピクセル領域内の多数の散乱電子が上記サブピクセル領域から脱出するのを減少させる複数の散乱遮蔽と

を備え、上記サブピクセルを取り囲む散乱遮蔽の高さは、それらの対応するサブピクセル領域から出て正しくないサブピクセルに衝突する散乱電子の数を減少させるのに十分である

ことを特徴とするフラットパネル表示装置。

(40) 上記サブピクセルを取り囲む散乱遮蔽の高さは、それらの対応するサブピクセル領域から出て上記外周内の絶縁表面を帯電させる散乱電子の数を減少させる

のに十分である

請求項(39)に記載の表示装置。

(41) 上記基板とフェースプレートとの間に5 kVに等しいか、またはそれより高い電圧を印加する請求項(39)に記載の表示装置。

(42) 上記基板とフェースプレートとの間に7 kVに等しいか、またはそれより高い電圧を印加する請求項(39)に記載の表示装置。

(43) 上記基板とフェースプレートとの間に印加される電圧は、約10 kVである請求項(39)に記載の表示装置。

(44) フラットパネル表示装置において、

フェースプレート内側を含むフェースプレートと、

上記フェースプレート内側に対して対面関係にある基板内側を含む基板と、

上記フェースプレートと基板との間に位置決めされ、側壁、基板内側及びフェースプレート内側の間に囲まれた密封外周を形成し、上記フェースプレート、

基板、及び側壁が少なくとも1つの内部支えを有する表示装置外周を限定する側壁と、

上記フェースプレート内側に位置決めされている複数の蛍光体サブピクセルと、

と、

電子を放出してそれらに対応するサブピクセルへ向かわせる複数の電界エミッタと、

上記各サブピクセルを取り囲んでサブピクセル領域を限定し、上記サブピクセル領域内の多数の散乱電子が上記サブピクセル領域から脱出するのを減少させる複数の散乱遮蔽と

を備え、上記サブピクセルを取り囲む散乱遮蔽の高さは、それらの対応するサブピクセル領域から出て上記外周内の内部絶縁表面を帯電させる散乱電子の数を減少させるのに十分であり、

ある列または行保護帯内に形成され、内部支えを受けてそれを上記蛍光体サブ

ピクセルに対して取付けるようになっている位置決め用溝

をも備えていることを特徴とするフラットパネル表示装置。

(45) 上記サブピクセルを取り囲む散乱遮蔽の高さは、それらの対応するサブピクセル領域から出て整列していないサブピクセルに衝突する散乱電子の数を減少させるのに十分である

請求項(44)に記載の表示装置。

(46) 上記散乱遮蔽の高さは、上記蛍光体サブピクセルの高さから約20乃至200 μ m隆起する請求項(44)に記載の表示装置。

(47) 上記散乱遮蔽の高さは、上記蛍光体サブピクセルの高さから約20乃至100 μ m隆起する請求項(44)に記載の表示装置。

(48) 上記蛍光体サブピクセルは、上記フェースプレート内側から上記外周内へ約1乃至30 μ m伸びる高さを有している請求項(44)に記載の表示装置。

(49) 上記散乱遮蔽は、上記蛍光体サブピクセルから約12 μ m隆起する高さを有している請求項(48)に記載の表示装置。

(50) 上記散乱遮蔽は、上記蛍光体サブピクセルから約12 μ m隆起する高さを有している請求項(48)に記載の表示装置。

(51) 上記散乱遮蔽は、上記蛍光体サブピクセルから約25 μ m隆起する高さを有している請求項(48)に記載の表示装置。

(52) 上記散乱遮蔽は、上記蛍光体サブピクセルから約75 μ m隆起する高さを有している請求項(48)に記載の表示装置。

(53) 上記散乱遮蔽は、上記蛍光体サブピクセルから約100 μ m隆起する高さを有している請求項(48)に記載の表示装置。

(54) 上記外周に向かう方向に作用する力に対して上記基板及びフェースプレートを支える少なくとも1つの内部支えをも備えている請求項(44)に記載の表示装置

・

(55) 上記サブピクセルを取り囲む散乱遮蔽は、それらの対応するサブピクセル領域から出て上記内部支えを帯電させる散乱電子の数を減少させるのに十分な高さである請求項(44)に記載の表示装置。

(56) 上記散乱遮蔽は、ポリイミド、金属、ガラス、及びセラミックからなる群か

- ら選択された材料で作られている請求項(44)に記載の表示装置。
- (57) 光学的に吸収性の材料で作られている微乱遮蔽ガラスインタフェースを備えている請求項(44)に記載の表示装置。
- (58) 上記基板とフェースプレートとの間に 1 k V に等しいか、またはそれより高い電圧を印加する請求項(44)に記載の表示装置。
- (59) 上記基板とフェースプレートとの間に 3 k V に等しいか、またはそれより高い電圧を印加する請求項(44)に記載の表示装置。
- (60) 上記基板とフェースプレートとの間に 5 k V に等しいか、またはそれより高い電圧を印加する請求項(44)に記載の表示装置。
- (61) 上記基板とフェースプレートとの間に 7 k V に等しいか、またはそれより高い電圧を印加する請求項(44)に記載の表示装置。
- (62) 上記基板とフェースプレートとの間に印加される電圧は、約 1 0 k V である請求項(44)に記載の表示装置。
- (63) 電界放出デバイスのための基板構造を形成する方法において、
- 外面及び内面を有し、透明サブストレート、複数の不透明電極、上記不透明電極に直交する複数の透明電極、及び上記不透明電極上に形成されている複数の電界エミッタによって限定される活動領域を含む基板を準備する段階と、
- 上記内面の実質的に全体に光パターン化可能な材料を付着させる段階と、
- 上記外面を通して紫外放射に上記内面を曝す段階と、
- 上記光パターン化可能な材料を現像して硬化させ、硬化した光パターン化可能な材料を形成させる段階と、
- 上記硬化した光パターン化可能な材料を導電層で被覆する段階と、
- 上記不透明電極から電気的に絶縁され、上記複数の不透明電極に整列されている集束電極を作成する段階と
- からなることを特徴とする方法。
- (64) 基板サブストレートの内側のマスクを通して上記内面を紫外放射に曝す段階を含む請求項(63)に記載の方法。
- (65) 上記導電層は、金属層である請求項(63)に記載の方法。
- (66) 上記集束電極は、上記バックプレートにベーキングすることによって作成す

る請求項(63)に記載の方法。

【発明の詳細な説明】

蛍光体画素を対応電界エミッタに整列させる内部構造を有する電界放出装置

関連出願との相互参照

本明細書に於いて説明しない程度に、本願出願人に譲渡された 1993 年 2 月 1 日付一通番号第 08/188,856 号、及び米国特許第 5,424,605 号を参照する。

数量

発明の分野

本発明は、一般的には電界放出デバイスに関し、より詳しく述べれば、フェースプレートと基板（バックプレート）とを光学的に整列させるための基準を含む少なくとも 1 つの内部構造と、複数の蛍光体画素を対応する電界エミッタに整列させるためにフェースプレート及び基板を固定して拘束する少なくとも 1 つの内部構造とを有する電界放出デバイスに関する。

従来技術の説明

電界放出デバイスは、密封された真空外囲を形成しているフェースプレート、基板、及びフェースプレートと基板の周縁に位置する接続部を含んでいる。一般に、電界放出デバイスの外囲の内部は真空圧に保持され、C R T 表示装置の場合には約 1 × 10⁻⁵ トル、またはそれ以下である。フェースプレートの内面には、表示の活動領域を限定する蛍光体または蛍光体パターンのような光放出要素が被覆されている。基板に接して配置されている陰極（電界エミッタ）が動揺されると電子を解放し、電子はフェースプレート上の蛍光体に向かって加速され、蛍光体に衝突して蛍光体に光を放出させる。見る人は、フェースプレートの外部からこの光を見ようになっている。各組の陰極毎に放出された電子は、若干の目標となる蛍光体だけに衝突するように意図されている。各エミッタと 1 つの蛍光体との間には 1 対 1 の対応が存在するのが一般である。

フラット表示装置のフォームファクタ(form-factor)が要求されるような応

用にはフラットパネル表示装置が使用される。これらの応用は、典型的には、航空機または携帯用コンピュータのように重量に制約があり、設置のために使用できる空間が制限されるような場合である。

電界放出デバイスには、あるレベルの色純度及びコントラストが必要である。コントラストは、暗い領域と輝いた領域との間の差である。コントラストが高い程良好である。フラット陰極発光表示装置の解像度、色純度、及びコントラストのパラメータは、選択された電子エミッタと、その対応蛍光体画素との精密な通信(communication)に依存する。更に、画像の輝度(ルーメン)を高くするには電力消費を大きくするか、または蛍光体効率(ルーメン/ワット)を高くする必要がある。

多くの応用においては、電力消費が大きいことは望ましくない。多くの蛍光体の効率は、陰極の動作電圧を高めると向上する。また図 1 に示すように、所要動作輝度は高電圧、低電力消費で達成することができる。高い陰極電圧(例えば、4 k V、またはそれ以上)を使用して満足できるように動作させるためには、エミッタアレイを含む基板を、蛍光体画素を含むフェースプレートから、両者の間に不要な電気的事象が発生するのを防ぐのに十分な距離だけ空間的に離間させなければならない。真空の質及びサブストレートのトポロジに依存するこの距離は典型的には約 2 mm より大きい。

フェースプレート及び基板のガラスの面積及び厚みに制約があるために、スペーサ壁を設けなければ真空外囲は 1 気圧またはそれ以上の外圧に耐えることはできない。もしスペーサ壁を設けなければ、フェースプレート及び基板は曲れる恐れがある。対角線が約 1 インチより大きい矩形の表示装置では、表示装置の大きい方の寸法をフェースプレートまたは基板の厚みによって除した値として定義されるアスペクト比が大きいために、フェースプレート及び基板は上記の型の機械的障害を特に受け易い。電界放出デバイスの内部にスペーサ壁を使用することにより、この機械的障害は実質的に排除される。

スペーサ壁の使用に関しては、米国特許第 4,900,981 号、米国特許第 5,170,100 号、E P O 464 938 A I、E P O 476 997 A I、E P O 580 244 A I、及び E P O 496 450 A I に記載されている。

所望のフラットな、軽い携帯用表示装置のフェースプレート及び基板は、典型的には約 1 mm 厚である。スペーサ壁がフェースプレートの外部から見えないよ

うにするために、スペーサ壁は高いマトリクスのような適当な構造の後に隣すべくである。

更に、制限するものではないが、プラズマアドレス装置（PALC）等を含む既存のフラットパネル表示装置及び標準CRTは、高温下での組立てを必要とし、組立て中の熱膨張は、始めに蛍光体面素と関連陰極エミッタとの対応が許容差内にあるようにフェースプレート及び基板を外部から機械的に整列させることからなっている。これらの外部固定デバイスは、要求される高温結合及び密封プロセスを通して電界放出表示装置と共に移動する。外部固定デバイスは、電界放出表示装置と熱膨張係数が異なるために、高精度の整列を維持することは困難である。その結果生ずる不整列によって、電界放出表示装置の色純度及び解像度が損なわれるようになる。外部ツールを使用する別の欠点は、表示装置の密封及び熱処理中の各電界放出表示装置毎に必要な個々の固定ツールの費用である。

(i) 高温結合及び密封プロセスに外部固定デバイスを使用しない電界放出表示装置、(ii) フェースプレートの内側に形成され、行及び列防漏壁で作られ、行または列防漏壁内に形成されている位置決め（locator）を有するブラックマトリクス格子を含む電界放出表示装置のフェースプレート、(iii) 電界放出表示装置のための自己整列した集束格子、及び(iv) 高電圧表示装置において、電子放出を減少させるためにサブピクセルを限定する複数の散乱遮蔽を備えていることが望ましい。

要約

従って、高温結合及び密封プロセス中に複数の蛍光体を、対応する電界エミッタに整列させるための外部固定デバイスを使用しない電界放出表示装置を提供することが本発明の目的である。

本発明の別の目的は、フェースプレートの内面上に形成されているブラックマトリクス、及びそのブラックマトリクス内に形成されている位置決めを含む電界放出表示装置のフェースプレートを提供することである。

本発明の更に別の目的は、電界放出表示装置における電子ビームの不整列を最小にし、その結果として色純度の損失を最小にすることである。

本発明のさらなる目的は、各蛍光体サブピクセルを囲み、そしてサブピクセルの容積を限定する複数の散乱遮蔽を内側を含むフェースプレートを有するフラットパネル表示装置を提供することである。

これらの、及び他の目的は、フェースプレートと基板を含む電界放出表示装置において達成される。フェースプレートの内側は、複数の蛍光体面素要素で形成された活動領域を有している。基板の内側は複数の電界エミッタを有し、これらの複数の各電界エミッタはスイートスポットを限定している。フェースプレートと基板との間には側壁が位置決めされていて、側壁、基板内側、及びフェースプレート内側によって囲まれた密封外周を形成している。外周内に位置決めされている少なくとも1つのスペーサ壁が、外周に向かう方向に作用する力に対して基板とフェースプレートとを支えている。更に、フェースプレートと基板とを互いに他方に対して固定して拘束し、そして蛍光体面素を対応する電界エミッタに整列させる少なくとも1つの内部構造が含まれている。

この内部構造は、フェースプレートの内側に形成されている受け溝を有するスペーサ壁（gripper）と、基板の内側に形成されている位置決めとを含んでいる。スペーサ壁は受け溝内に挿入され、位置決め内に保持される。表示装置の密封及び熱処理を通して維持することが容易なように、壁は、実質的に直線状の形状のスペーサ壁を受けるのに十分な柔軟性を有している。各受け溝は、スペーサ壁を挟む、もしくはつかむのに極めて効果的な台形のジオメトリを有している。受け溝の幅は、スペーサ壁の幅と同じか、またはそれよりも小さめである。

フェースプレート及び基板は、それぞれ整列基準を含むことができる。スペーサ壁を壁狭み内に挿入する。次いでフェースプレート及び基板の基準を光学的に整列させ、スペーサ壁を位置決め内に位置決めする。これは、結合及び密封段階中に外部固定デバイスの必要性を本質的に排除し、蛍光体面素を対応する電界エミッタに整列させる。

スペーサ壁の一方の端は、例えばフリットを使用することによって受け溝内に固着される。スペーサ壁は、フェースプレートまたは基板とは異なる熱膨張係数

であっても差し支えない。これは、たとえ熱及び密封プロセス中にフェースプレート、基板、及びスペーサ壁の熱膨張に差が存在しても、受け溝がスペーサ壁をつかんで位置決めできるからである。

図面の簡単な説明

図1は、代表的な陰極蛍光体管の発光効率対電圧曲線のグラフである。

図2は、電界放出表示デバイスの斜視図である。

図3は、図2の電界放出表示デバイスの断面図である。

図4は、電界エミッタ、蛍光体サブピクセル、及び散乱遮蔽を含む本発明の一実施例によるフラットパネル表示装置の一部の断面図である。

図5は、散乱遮蔽がない場合の表示装置内の後方散乱電子の概要図である。

図6は、散乱遮蔽の効果及び後方散乱電子を示す概要図である。

図7は、4 kVで動作している典型的な表示装置において、別の蛍光体サブピクセルに衝突する電圧の一部が散乱遮蔽の高さを示すグラフである。

図8は、ブラックマトリクス及び集束格子内に形成された基準を有する電界放出デバイスの拡大図である。

図9は、フェースプレートサブストレート及び集束格子内に形成された基準を有する電界放出デバイスの拡大図である。

図10は、フェースプレートの内側に形成されたスペーサ壁狭みの拡大斜視図である。

図11は、スペーサ壁狭み及び複数の蛍光体面素の斜視図である。

図12は、スペーサ壁が受け溝内に導入されつつある、図11と同じような斜視図である。

図13は、ブラックマトリクス内に形成された受け溝内に位置決めされたスペーサ壁の斜視図である。

図14は、ブラックマトリクス内に形成された受け溝内に位置決めされたスペーサ壁を有するフェースプレート内側の斜視図である。

図15は、受け溝内のスペーサ壁の断面図であって、受け溝が台形の形状であ

り、それらの端が広がられている様を示している。

図16は、壁狭み構造を作成するプロセスを示す図である。

図17は、基板の内側に形成される位置決めを作成するプロセスを示す図である。

図18は、基板の斜視図である。

好ましい実施例の詳細な説明

以下に、本発明の実施例を電界放出デバイス、より詳しく言えばフラット陰極管表示装置に関連して説明する。

フラットパネル表示装置とは、フェースプレート及び基板が実質的に平行であり、表示装置の厚みが普通のビーム偏向型のCRT表示装置の厚みに比して薄い表示装置のことである。表示装置の厚みはフェースプレート及び基板に対して実質的に直角の方向に測定される。フラットパネル表示装置の厚みは、約2.0インチよりも実質的に薄いことが多く、一実施例では約4.5乃至7.0mmである。

図2に示すフラットパネル表示装置10はフェースプレート12、基板14、

及び側壁16を含み、これらは一緒になって密封された外周18を形成する。外

周18内は、例えば約1×10⁻⁶トル、またはそれ以下の真空圧に保持される。

図18内は、例えば約1×10⁻⁶トル、またはそれ以下の真空圧に保持される。スペーサ壁20は、それらの長手方向の長さによって位置決めされている電極を含むことができる。説明の都合上、スペーサ壁20は、壁、支柱、及び壁セグメントを含むものとする。

更に、スペーサ壁20の厚みは、フラットパネル表示装置10、特にデバイスの陰極（電界エミッタ）及び蛍光体の動作に干渉しないように、十分に薄くしてある。スペーサ壁20はセラミック、ガラス、ガラス・セラミック、セラミックテープ、セラミック強化ガラス、曇りガラス、柔軟なマトリクス内のアモルファスガラス、電気的に絶縁性の被膜を有する金属、チタン・アルニウム・クロム化合物のようなバルク抵抗材料、高温・真空安定性ポリイミド、またはシリコン化合物のような絶縁体で作られる。スペーサ壁20の厚みは約20乃至60μmであり、中心間の間隔は約8乃至10mmである。スペーサ壁20は、フェースプレート12と基板14との間の間隔を、フェースプレート12の内面に形

成されている表示装置の活動領域全体にわたって実質的に均一な値に維持するよ

うに支える。

複数の電界エミッタ22が、外図18内の基板14の表面に形成されている。

説明の都合上、電界エミッタ22は、複数の電界エミッタまたは単一の電界エミッタを含むことができるものとする。行及び列電極が電界エミッタ22からの電子の放出を制御する。電子はフェースプレート12の内面に被覆された蛍光体に向かって加速される。集束回路チップ24は、フェースプレート12への電子の流れを調整するように、行及び列電極の電圧を制御する駆動回路を含んでいる。チップ24上の回路を行及び列電極に電気的に接続するために、導電性のトレースが使用されている。

図3を参照する。フェースプレート12及び基板14は、約1.1mm厚のガラスからなる。限定するものではないが、Owens-Illinois製 CV 120 を含む半田ガラスのハーメチックシール26が、側壁16をフェースプレート12及び基板14に固着して密封外図18を形成している。半田ガラスは450℃の密封温度に耐えなければならない。外図18内の圧力は典型的には10-torr、またはそれ以下である。この高レベルの真空は、ポンプポート28を通して外図18を高温で排気し、全ての内面から追い出されたガスを吸収することによって達成する。次いで、外図18をポンプポートパッチ30によってハーメチックシールする。

フェースプレート12は複数の画素を含む。良好な色純度及び高解像度を得るためには、電界エミッタ22から放出される電子を対応する複数の画素に向けてそれらの上だけに衝突させる。電界エミッタ22からの電子ビームは集束格子36によって集束され、フェースプレート12の内側に形成されている複数の蛍光体32及びブラックマトリクス37からなるカラーピクチャ要素に導かれる。

電界エミッタ22から関連する複数の蛍光体画素32へ電子を導くにはいろいろなパラメタが関連する。限定するものではないが、これらには、(i)集束格子36に対する電界エミッタ22の位置の精密さ、(ii)ブラックマトリクス37に対する複数の蛍光体画素32の位置の精密さ、及び(iii)集束格子36とブラックマトリクス37との整列が含まれる。限定するものではないが、アルミニウムを含む光反射層が、約200乃至500Åの厚みでブラックマトリクス37及び蛍光

体画素32上に堆積される。

色解像度が640(×3)×480画素である直径10インチの画面の場合、ブラックマトリクス37に対する複数の蛍光体画素32の面積比は約50%である。従って、ブラックマトリクス37の最小幅は約0.001インチである。これは、(関与する全てによる)電子ビーム34と、対応する蛍光体画素32との最大不整列が、電界放出デバイス10のどの位置においても最大ブラックマトリクス幅(0.0005インチ)の半分よりも小さいことを暗示している。

電界放出表示装置10は、フェースプレート12を基板14に固定して拘束して0.0005インチまたはそれ以下の所定の許容差以内で、複数の蛍光体画素32を電界エミッタ22に関連付けられた対応スイツスポットに整列させる少なくとも1つの内部構造を外図18内に含んでいる。この内部構造は、フェースプレート12の内側に形成されている壁挟み42、及び基板14の内側に形成されている位置定め44である。逆に、壁挟み42を基板14上に形成し、位置定め44をフェースプレート12上に形成できることは明白である。スペーサ壁20は壁挟み42内に取付けられ、位置定め44内に保持される。整列問題で最も重要なパラメタは、フェースプレート12(例えば、ブラックマトリクス37及び蛍光体画素32)を基板(例えば、集束格子36及び電界エミッタ22)に整列させ、次いで熱組立てプロセス中に運動させることなく定位置に保持する際の精密さである。これは、外部固定デバイスを使用することなく、外図18内の内部構造を用いて達成される。

ブラックマトリクス37は、限定するものではないがブラッククロム、ポリイミド、黒いフリット等を含む光によりパターン可能な材料型である。ブラックマトリクス37及び集束格子36の両者は、フォトリソグラフによって構成する。

ブラックマトリクス37を作る光ツールは、集束格子36、壁挟み42、及び位置定め44を作るのに使用する光ツールと実質的に同一である。

最初にスペーサ壁20が壁挟み42内に取付けられる。次いでスペーサ壁20を、対応する位置定め44内に位置決めすることによって、許容される公差内でフェースプレート12及び基板14と一緒にロックされる。

図4を参照する。フェースプレート12及び基板14は、約1.1mm厚のガラ

スからなる。限定するものではないが、Owens-Illinois製 CV 120 を含む半田ガラスのハーメチックシール26が、側壁16をフェースプレート12及び基板14に固着して密封された外図18を作る。表示装置10全体は450℃の密封温度に耐えなければならない。外図18内の圧力は、典型的には10-torr、またはそれ以下である。この高レベルの真空は、ポンプポート28を通して外図18を高温で排気し、全ての内面から追い出されたガスを吸収させることによって達成される。次いで、外図18をポンプポートパッチ30によって密封する。

フェースプレート12は、複数の蛍光体サブピクセル32を含む。電子ビームを限定する電子は、複数の電界エミッタから1kV乃至10kVの範囲内のエネルギーで加速される。電子ビーム34は集束格子36によって集束され、対応する蛍光体サブピクセル32に衝突する。集束格子38のある区分内に位置決めされている1組の電界エミッタ22と、蛍光体サブピクセル32との間には1対1の対応が存在する。各蛍光体サブピクセル32は、サブピクセルの容積40を限定する複数の微乱遮蔽38によって囲まれている。

図5は、ブラックマトリクスは使用しているが、微乱遮蔽38は使用しない場合の結果を示している。電子ビーム34内の電子は複数の電界エミッタ22から加速され、それらの対応する蛍光体サブピクセル32に衝突する。図35で示しているように、これらの電子の若干は、蛍光体サブピクセルまたは内部支持体20に近い領域から後方散乱する。他の電子は図39で示すように後方散乱して、対応していない蛍光体サブピクセルに衝突する。後方散乱した電子は外図18内の他の絶縁要素に衝突する可能性がある。内部支持体20のような抵抗性表面上に後方散乱する電子が、使用できる電流の量を制限するために、表示装置の厚度対電力の比に影響を受ける。更に、内部支持体20上への後方散乱は内部支持体20の高さを、従って高電圧を制限する。対応していない蛍光体サブピクセルへの電子の後方散乱は、表示装置10のコントラスト及び色純度を低下させる。ブラックマトリクスは、典型的に小さいアスペクト比を有している。また、電子をサブピクセル容積40から脱出させないようにする十分なアスペクト比を有する構造を作成することは困難である。

図6に、微乱遮蔽38の効果を示す。図41及び43で示す後方散乱した電子

は微乱遮蔽38に衝突し、それらの微乱遮蔽容積40から出ることはない。電子は、本質的にそれらの微乱遮蔽容積40内に捕捉されたままになる。図45に示している場合のように、たとえば後方散乱した電子がそれらの微乱遮蔽容積40から脱出しても、微乱遮蔽38が後方散乱した電子を捕捉し、対応していない蛍光体サブピクセルに衝突するのを防ぐ。

図7は、別の蛍光体サブピクセルに衝突する電流の一部を、微乱遮蔽38の高さの関数として示している。好ましくは、微乱遮蔽38の高さを12μm、25μm、25μm、50μm、75μm、及び100μmまたはそれ以上にする。しかしながら実際の高さ及びサイズは、表示装置の寸法に依存して変化する。微乱遮蔽38は約20乃至200μm、20乃至100μm、及び50乃至100μmにすることができ、微乱遮蔽38はコントラストを5倍改善する。

微乱遮蔽38は、制限するものではないがポリイミドを含む光によってパターン化することができる材料で作る。微乱遮蔽の少なくとも一部分はブラックマトリクス材料を含むことができる。

図8及び9を参照する。フェースプレート12と基板14との整列は、ブラックマトリクス37及び集束格子36とそれぞれ一体であることができる光学的整列基準45及び47を用いて達成される。更に、基準45及び47のためのマスクが光ツールと一体であり、基準45及びブラックマトリクス37と、基準47及び集束格子36との間に幾何学的関係を作る。オプションではあるが、基準45及び47をそれぞれフェースプレート12及び基板14の各サブストリート上に形成し、ブラックマトリクス37の一部としないこともできる。何れの場合でも、基準45及び47はフェースプレート12と基板14とを、そして電界エミッタ22と対応する蛍光体画素32とを光学的に整列させる。基準45と47とが光学的に整列している場合には、例えば光に対して透明のフェースプレート12に平行光が照射されると、フェースプレート12の像が基板基準47上に投影され、写像される。基準45及び47を光が通過できるようにするシャドウマスクが設けられている。

取付けられるスペーサ壁20は物理的に強くて頑丈であり、大気圧に十分に耐えて表示装置の密封及び熱処理の間、フェースプレート12と基板14との整列

を維持し続ける。以下に詳述するように、壁挟み42の形状は、スペーサ壁20をしっかりとつかんでその運動を阻止するように設計されている。

図10に示すように、ブラックマトリクス37は、列及び行防護帯を備えている。壁挟み42はブラックマトリクス37上に形成されている。好ましくは、壁挟み42は列または行防護帯内に形成する。ブラックマトリクスの第2の層37(a)を形成させ、本質的には1対の隆起構造42(a)及び42(b)であってスペーサ壁20のための受け溝46を形成する壁挟み42を作る。壁挟み42は、一連の列保護帯48に対してほぼ直角方向に形成する。壁挟み42は、壁挟みを含んでいない行保護帯51と識別することができない。フェースプレート12の外側から見た時には、壁挟み42は行保護帯51と識別することはできず、従って光学的には一体になる。即ち、行保護帯51が壁挟み42を備えていないかのように、行保護帯51と壁挟み42とは同じに見える。

図11において、ブラックマトリクスの第1の層37が形成され、次いでブラックマトリクスの第2の層37(a)が作成される。第2の層37(a)が壁挟み42を形成し、対応する隆起構造42(a)及び42(b)が受け溝46を限定する。図示のように複数の蛍光体画素32は、ブラックマトリクス37及びブラックマトリクスの第2の層37(a)によって限定される。図12は、スペーサ壁20を受け溝46内へ導入しようとするところを示している。

図13は、受け溝46内に位置決めされたスペーサ壁20を示している。フェースプレート12の内側の斜視図である図14は、ブラックマトリクス37と、壁挟み42内に位置決めされた5つのスペーサ壁20とを示している。

壁挟み42を形成している材料は、それが処理温度においてガス汚染物を分解または発生させないことから、真空安定性である。処理温度は約300乃至450℃の範囲である。壁挟み42は、スペーサ壁20の厚みを受け溝46よりも大きくすることができるよう、そしてそれでも受け溝46内へ挿入できるように十分に柔軟である(局部的に変形できる)。壁挟み42は、スペーサ壁20を強化する効果をもっている。壁挟み42は十分に局部変形可能であって、スペーサ壁20を強化する。

図15に示すように、壁挟み42が形成している受け溝46は、スペーサ壁

ス60を用いてサブストレータ12に固定させるのに十分な量だけブラックマトリクス37から伸びている。受け溝46は、スペーサ壁20を挿入し易くするために、1またはそれ以上の広げられた端を有している。

図13は、半田ガラス60または他の高温接着剤によって、一方の端だけが固定されて位置に位置決めされているスペーサ壁20を示している。他の適当な接着剤には、限定するものではないが、ポリイミド等が含まれる。半田ガラス60は、限定するものではないが、約120℃であることができる。次いで、図14に示す組立体を450℃で1時間にわたってバークし、半田ガラス60を追い出す。適当な熱勾配は3℃/分である。スペーサ壁20の一方の端を固定させることによって、前後の処理の間、スペーサ壁20の機械的安定性が得られる。更に、熱処理中には膨張及び収縮に歪が存在するから、スペーサ壁20をその両端で固定またはピン留めすると、スペーサ壁20にゆがみが発生するようになる。スペーサ壁20を一方の端だけで固定することにより、スペーサ壁20の全ての差運動が受け溝46の軸に沿うようになるので、実質的に真なる熱膨張係数を有する材料をスペーサ壁20、フェースプレート12、及び基板14に使用することが可能になる。

上述したプロセスサイクルの例に本発明が限定されるものではないことは明白であろう。本発明はこのプロセスサイクルのさまざまな変形にも適用できる。

図8に示すように、スペーサ壁20は、壁挟み42及び位置決め44によって固定されて拘束される。次いでフェースプレート12と基板14とを光学的に整列された後は、スペーサ壁20は位置決め44内に固定されて拘束される。表示装置10の基板14は、電界エミッタ22が対応する複数の蛍光体画素32と連絡し、また壁挟み42が位置決め44と光学的に整列するように、フェースプレート12と機構を対応させる。壁位置決め44は、壁挟み42、ブラックマトリクス37、及び集束格子36を形成するのに使用されるツールセットと互換可能な光ツールによって形成される。集束格子36は、電界エミッタ22に自己整列される。

従って、スペーサ壁20が取付けられているフェースプレート12を基板14に近接させ、スペーサ壁20を壁位置決め44と整列させ、そして関連する複数の

20を受け入れる点の開口が受け溝46の底よりも狭くなっている形状である。一実施例では、受け溝46の深さを約0.002インチにすることができ、

以下に、図16を参照して壁挟み42を形成するプロセスの一実施例を説明する。

壁挟み42に好ましい材料は光によって限定できる例えば、DuPont、日立等から入手できる OCG Probiide 7020 のようなポリイミド、または他の類似ポリマである。

ブラックマトリクス37はブラックロムから形成され、フェースプレート12上に普通のリトグラフィにより光によってパターン化される。番号54で示す Probiide 7020 の第1の層を、普通のスピン塗布(750 r.p.m.、30秒)によってブラックマトリクス37上に堆積させる。次にフェースプレート12を70℃のホットプレート上で6分間、次いで100℃で20分間わたってバークして溶剤を追い出す。

番号56で示す Probiide 7020 の第2の層を堆積させ、層54と同一条件でバークする。次に、ソフトバークされた Probiide 56を、Probiide 層56に接近させたマスク58を通して405 nm、250 mJ/cm²の露光で露光する。次いで、露光した Probiide 56を100℃で3分間わたってバークし、その後、室温で15分間わたって安定化させる。この時点で Probiide 56は、壁挟み42をつかむ機能を持った図15に示す台形の形状を形成する露光エネルギープロファイルを持っている。

次いで Probiide を OCG Q23501 内で、バドル/スプレーサイクル(3分間バドル/1分間スプレー、繰返し1×)によって現像し、それに続いて1分間わたって溶剤をすすぐ(OCG Q23512)。現像された壁挟み42は、窒素雰囲気内において、3℃/分の熱勾配を使用して450℃で1時間にわたってハードバークする。

次に、図13に示すようにスペーサ壁20を壁挟み42内に挿入する。図示のように、挿入軸はフェースプレート12の面に対して直角である。フェースプレート12の面に平行に挿入する(即ち、一方の端からスペーサ壁20を受け溝46内へ滑り込ませる)こともできる。スペーサ壁20は、その両端を半田ガラ

の蛍光体画素32に対応するスイッチスポット36と整列させるように(x、y、O)軸内で操作することができる。次に、フェースプレート12をx軸内で並進運動させ、スペーサ壁20を壁位置決め44内に挿入する。この組立体は(x、y、O)軸内で精密に整列しており、スペーサ壁20、壁挟み42、及び位置決め44によって形成される機械的に適度な構造によって位置に保持され、維持される。次にこの構造を、高温密封及び排気の標準サイクルを通過させるように輸送することができる。密封プロセスには半田ガラスを使用することができる。これは3℃/分の熱勾配を使用して450℃で1時間にわたってバークンクすることによって行われる。フェースプレート12と基板14とを接触させ続けるように保持するのに十分な力を与える道具だけが必要である。熱処理中、外部位置決め及び整列のための道具は必要ではない。

図17及び18に示す基板14上に位置決め44を形成するプロセスは、基板14、行電極50及び列電極49から開始される。行及び列金属化、並びにゲート酸化物、電子エミッタ、ゲート金属(図示してない)が基板14の内面に形成される。

普通のスピニング手段によって750 r.p.m.のスピン速度で10秒間にわたって45ミクロンのドライ厚の OCG Probiide 7020 ポリイミドの第1の層64を基板14上に堆積させる。

第1の層64は、75℃で6分間と、それに続く100℃で10分間の2段階プロセスでソフトバークする。次いで、フォトマスク68を通して露光させ、列集束電極70を限定する。露光パラメータは、350乃至450 nmの波長の紫外光で、露光量は250 mJ/cm²である。次に露光したパターンを OCG Q23501 現像液内で3分間現像して列集束電極70を形成させる。

ポリイミドの第2の層72を20ミクロンのドライ厚に堆積させ、第1の層64と同一の露光及び現像パラメータを使用して第2のフォトマスク74を通して露光させ、行集束電極76及び位置決め44を形成させる。

窒素雰囲気内で、460℃で1時間にわたってバークンクすることによってポリイミドをイミド化する。

基板構造は、電気的に絶縁性の基板、ベース電極、電気的に絶縁性の層、金属

ゲート電極、ゲート電極内に位置決めされている電界エミッタ、及びゲート電極に近接して位置決めされている集束用リッジを含む。

ゲート電極は絶縁層上に存在している。ゲート電極は、ベース電極に対して直角に走るストリップの形状である。

電界エミッタはベース電極に接触して絶縁層内の開口を通して伸びている。電界エミッタのチップ即ち上端は、ゲート電極内の対応する開口を通して露出されている。電界エミッタは、限定するものではないが、線、フィラメント構造等を含むさまざまな形状をとることができる。集束用リッジは、絶縁層の上にゲート電極よりかなり大きい距離まで伸びている。好ましくは、集束用リッジの平均高さを、ゲート電極の平均高さの少なくとも10倍にする。典型的には集束用リッジの高さは約20乃至50 μm である。

ゲート電極に（電界エミッタ電圧に対して）適当な正の電圧を供給すると電界エミッタはオフノーマル放出角で電子を放出する。放出された電子は蛍光体画素へ向かって運動する。これらの電子が衝突すると蛍光体画素は光を放出する。

集束用リッジは、蛍光体画素と電界エミッタとの間の1対1の対応を維持するように軌跡に影響を与える。蛍光体には、実質的に放出された全ての電子が衝突する。

微乱遮蔽38の高さは、サブピクセル容積40から放出する微乱電子の数を減少させるのに十分な高さである。

本発明の好ましい実施例の以上の説明は、単に例示に過ぎない。本発明は説明した精密な形状以外のものを排除するものでも、またはこれらに限定されるものでもない。当業者には多くの変更及び変換が明白であろう。説明した実施例は、本発明の原理及びその実用的な応用を説明するために選択されたものであって、特定の用途に適する種々の実施例及び種々の変形を考案するのを可能にするために採用されたものである。本発明の範囲は請求の範囲及びそれらの従属項によって限定されるものである。

【図2】

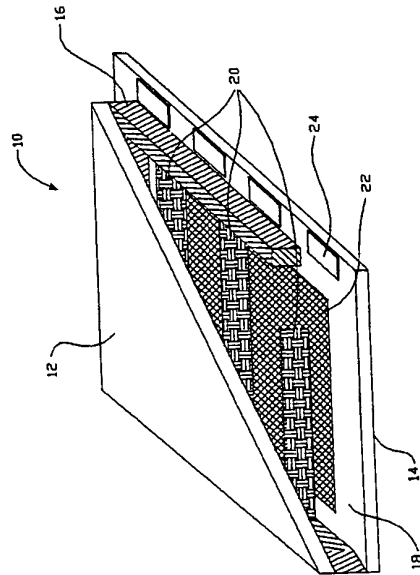


FIG. 2

【図1】

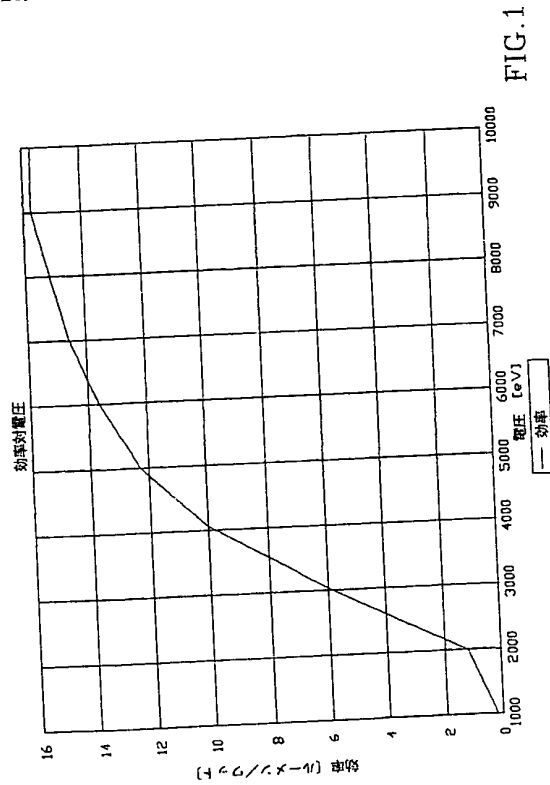


FIG. 1

【図3】

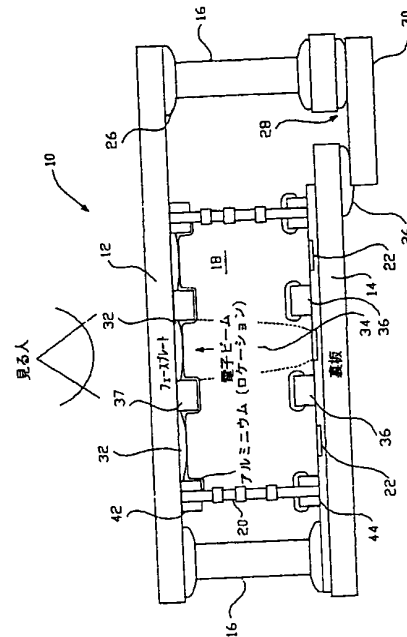


FIG. 3

【図4】

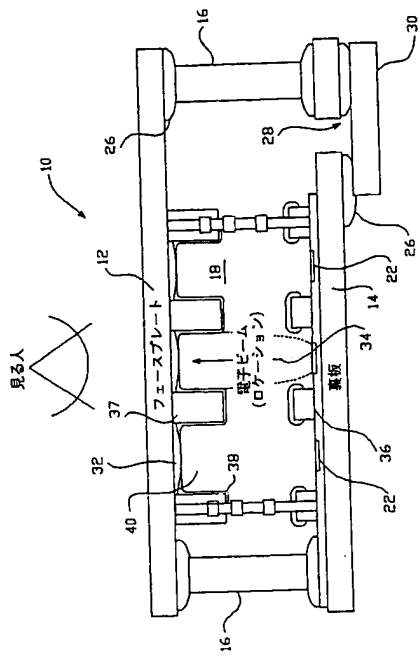


FIG. 4

【図7】

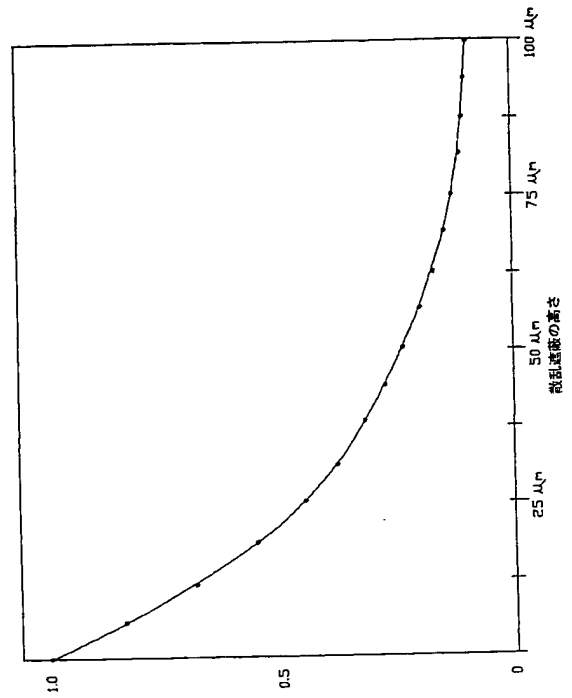


FIG. 7

【図5】

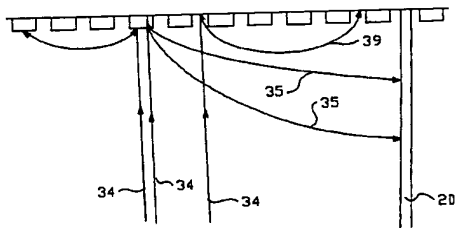


FIG. 5

【図6】

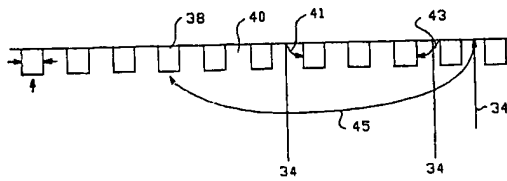


FIG. 6

【図8】

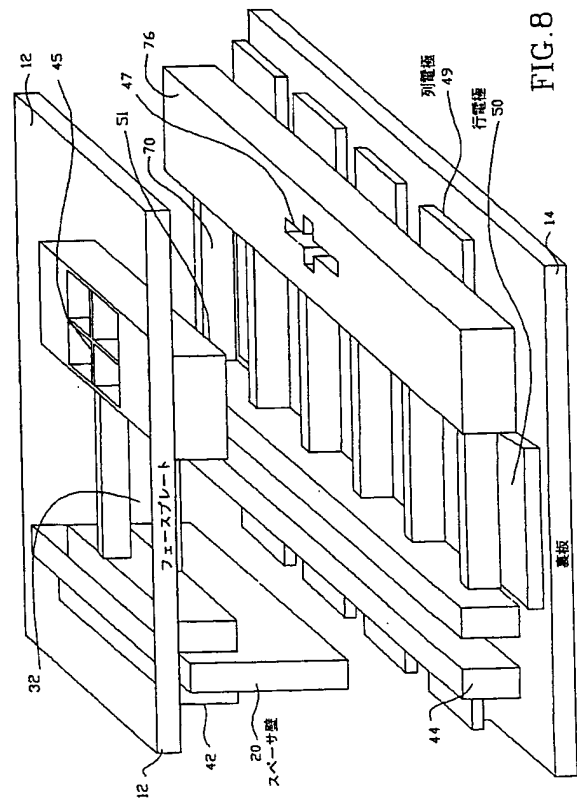


FIG. 8

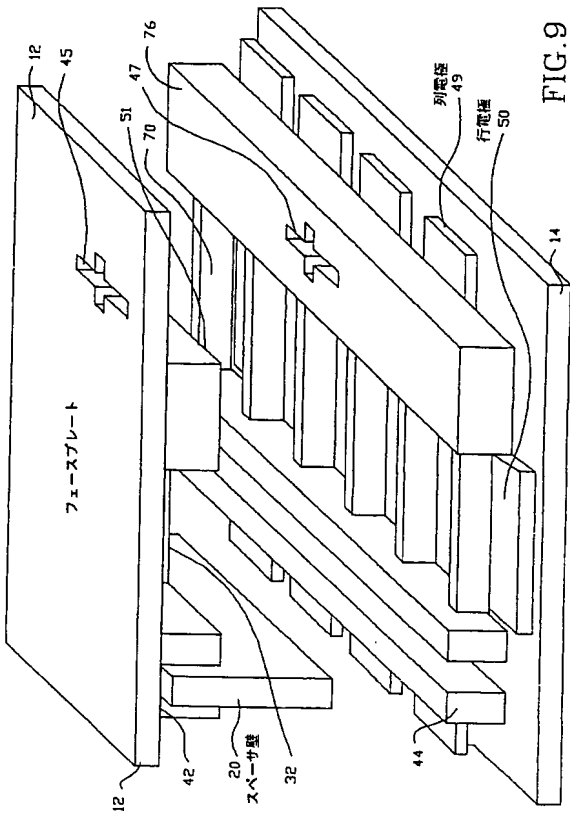


FIG.9

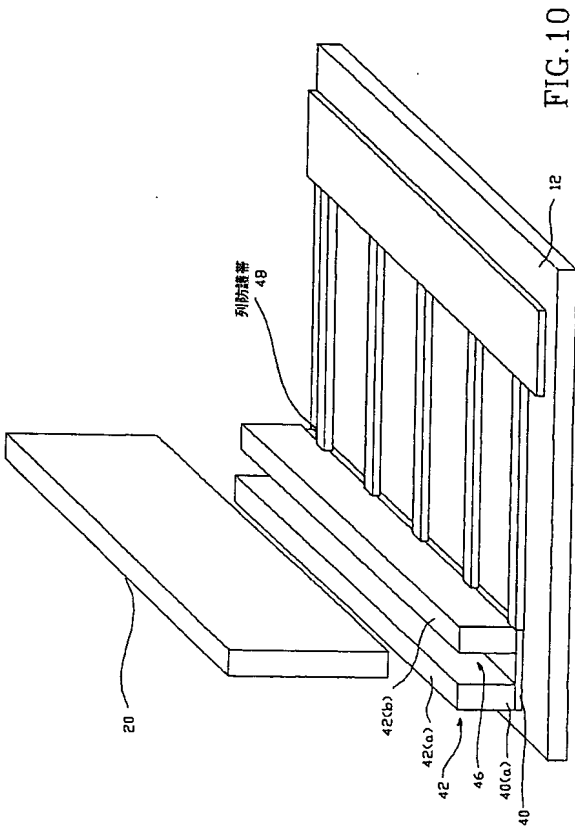


FIG.10

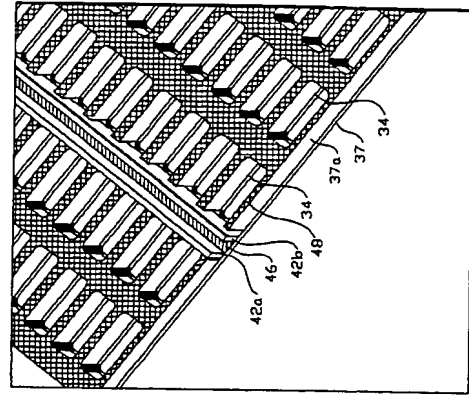


FIG.11

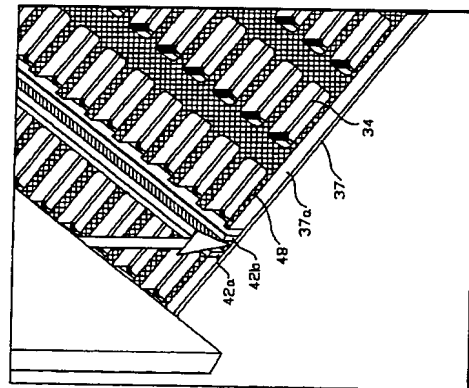


FIG.12

(39)

【图15】

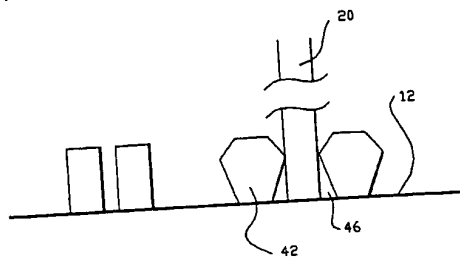


FIG. 15

特表平10-509834

(37)

【图13】

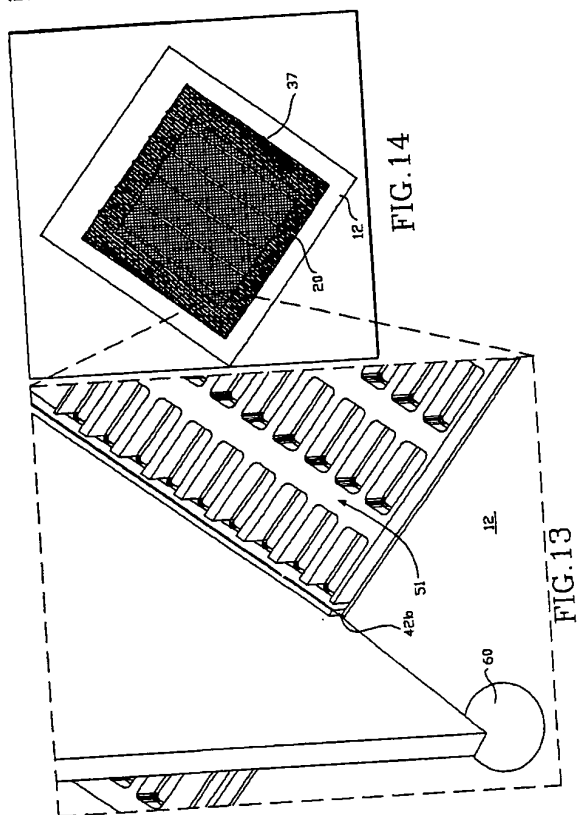


FIG. 14

FIG. 13

特表平10-509834

(38)

【图14】

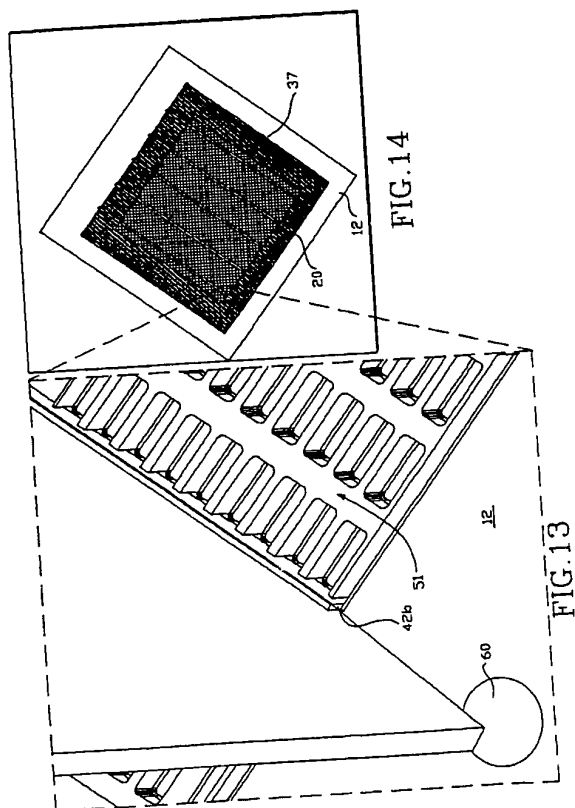


FIG. 14

FIG. 13

特表平10-509834

(40)

【图16】

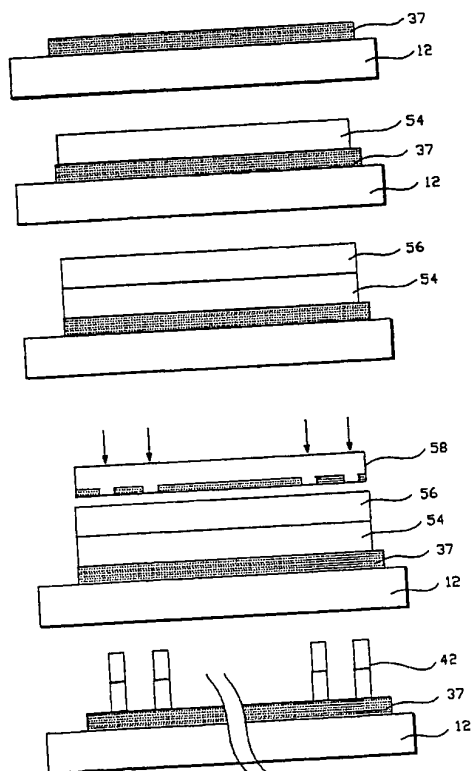
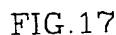


FIG. 16

【國際調查報告】



INTERNATIONAL SEARCH REPORT

Int. No. and Application No.
 PCT/US 95/15226

1. CLASSIFICATION OF SUBJECT MATTER
 IPC 6 HO1J31/12 HO1J29/82

According to International Patent Classification (IPC) or to both national classification and IPC

2. FIELD SEARCHED

Multisearch classification (classification system followed by classification symbols)
 IPC 6 HO1J

Descriptive search carried out when pertinent documents to the subject that such documents are related to the fields searched

Economic data have appeared during the international search (nature of data base and, where practical, search term used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Details of document, with indication, where appropriate, of the relevant passage	Relevant to class No.
Y	EP-A, 0 523 944 (AT & T CORP) 9 November 1994 see column 1, line 3 - line 5 see column 3, line 8 - line 36 see column 6, line 55 - column 7, line 24 see figure 5 ---	1-5
Y	WO, A, 88 01098 (COMTECH INT) 11 February 1988 see page 2, line 4 - line 17 see page 8, line 21 - page 9, line 6 see figures 2,3,5 ---	1-5
A	WO, A, 94 15356 (MICROELECTRONICS & COMPUTER) 7 July 1994 see figure 5 see page 8, line 23 - line 17 see page 22, line 33 - page 23, line 26 ---	3
	-/-	

☒ 2. Prior documents are cited in the introduction of this C.

Special categories of documents:

- *A* document defining the general state of the art which is not considered to be of particular interest
- *C* earlier document but used either as or after the international filing date
- *D* document which may throw doubts on priority claimed or on whether a claim is supported by the publication data of another claimant or other applicant (see applicant)
- *O* document referring to an oral disclosure, use, exhibition or other practice
- *P* documents published prior to the international filing date that later than the priority date claimed

Date of the actual completion of the international search

25 March 1996

Name and mailing address of the ISA
 Searcher Patent Office, P.O. 3818 Poverman 2
 St., 2215 IVY STREET
 Tel.: (+1-202) 546 3800, Telex: 31 631 pny us
 Fax: (+1-202) 362 3016

☒ 3. Patent family members are listed in annex

- *T* later documents published after the international filing date that priority date and not in tandem with the application but used to understand the prototype or invention disclosed
- *X* document of particular relevance: the claimed invention carried on a previous or related or non-prior art document in a document, or when the document is taken alone
- *Y* document of considerable relevance: the claimed invention carried on a previous or related or non-prior art document, such consideration being necessary for a person skilled in the art
- *Z* document member of the same patent family

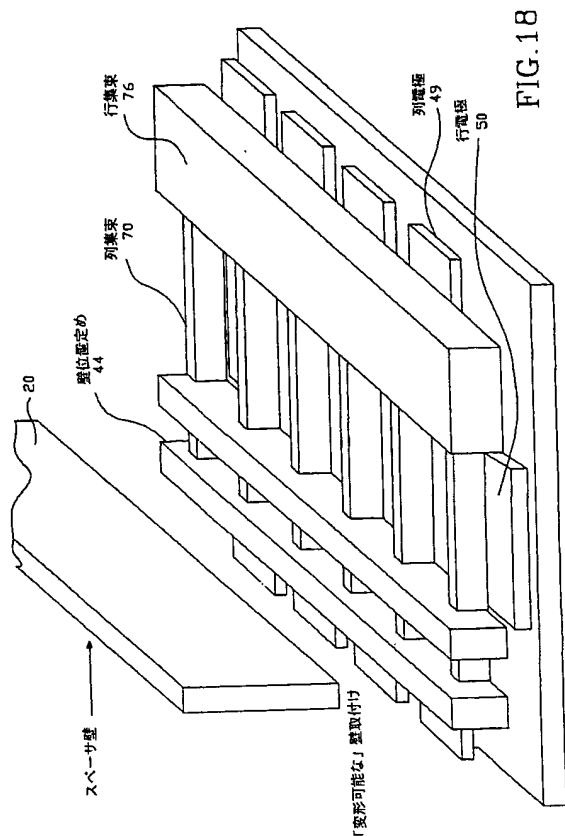
Date of mailing of the international search report

07.06.96

Authorized officer

COLVIN, G

(12/1995)



INTERNATIONAL SEARCH REPORT		Inventor's Name PCT/US 95/15226
C/Classification DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Exhaustive of document, with indication, where appropriate, of the relevant passages	Reference to claim No.
A	PATENT ABSTRACTS OF JAPAN vol. 011, no. 195 (E-518), 23 June 1987 & JP.A.62 022362 (MATSUSHITA ELECTRIC IND CO LTD), 30 January 1987, see abstract ---	10
A	WO.A.90 00808 (INNOVATIVE DISPLAY DEV PARTNER) 25 January 1990 see page 1, line 1 - line 5 see page 2, line 26 - page 3, line 5 see page 3, line 25 - page 4, line 12 see page 5, line 10 - line 15 -----	1.8

Form PCT/ISA.213 (recommendation of annex 2, chapter 1, 1992)

Form PCT/ISA.219 (continuation of first sheet (1)) (July 1992)

FI
H01J 29/87

(51) Int. Cl. 4 識別記号
H 01 J 29/87

(31) 優先権主張番号 0 8 / 3 4 3, 8 0 3
(32) 優先日 1994年(11月2日)
(33) 優先権主張国 米国 (U S)
(41) 指定国 EP(AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, M C, NL, PT, SE), OA(BF, BJ, CF, CG, CI, CM, GA, GN, ML, MR, NE, SN, TD, TG), AP(KE, LS, MW, SD, SZ, U G), AL, AM, AT, AU, BG, BG, BR, B Y, CA, CH, CN, CZ, DE, DK, EE, ES, F I, GB, GE, HU, IS, J P, KE, KG, KP, KR, KZ, LK, LR, LT, LU, LV, M D, NG, MX, MN, MW, MX, NO, NZ, P L, P T, RO, RU, SD, SE, SG, SI, S K, T J, T M, T T, UA, UG, U S, V Z, V N

(72) 発明者 ベン チューイン エイ
アメリカ合衆国 カリフォルニア州
55014 クーパーティノ ボータル プラ
ザ 1998

(72) 発明者 ボン チューイン
アメリカ合衆国 カリフォルニア州
55014 クーパーティノ パーンハート
アベニュー 18951

【要約の続き】
温結合及び密封プロセス中、外部固定デバイスを必要としない。

From BCT 13.4, 216 letters (reply on card) (July 1992).

特表平 10-509834

【公報種別】特許法第17条第1項及び特許法第17条の2の規定による補正の掲載
【部門区分】第7部門第1区分
【発行日】平成11年(1999)11月9日

【公安番号】特表平10-509834
【公表日】平成10年(1998)9月22日
【年通号数】
【出願番号】特願平8-517067
【国際特許分類第6版】

H01 J 31/12
9/14
9/24
29/32
29/62
29/82

[F I]

1101 J	31/12	C
	9/14	C
	9/24	A
	29/32	
	29/62	
	29/87	

平 院 制 万 國

021140A100

DATE: 12-6-19

上原隆の著作 十進分類表外題第 617.067 号

本件との関係 市 田 人

本 展 覧 会

作 用 康治月十代
康治(元)

五、(3995) 11 月

4. 智慧生命の条件

2. (24時間により製造の場
となりました。)

主編 王德勝

2. 设计时多考虑绿色

1. 被压的内容 5

正の成り立ち

11. 電解液の成分及びその濃度を調整し、電解槽を有するフェースプレート装置を共有フェースプレートとし、

上記フェーズシートと装置との間に互換性がある。即ち、前記フェーズシートとフェーズシート内部の間に置かれた密封外区を形成する材料と、上記装置内にあって、上記外区に力から圧力作用する力に対して上記材料及びフェーズシートを圧入する力をもつ圧スプーアと、

上記フューズアサルトと類似とを認識して所せし、既述の犯行結果等と対応する電撃ニミツとを導き、させる少なくとも一つの内部噴射とを助えていることを特徴とする電撃導出系デバイス。

② 世界銀行が融資したその後の発展において、
 途上国は借入コストと、
 少なくとも二つの不適切な結果と、
 上記二要素が結合して生じている世界の金融危機と、

[illegible]

(1) 地方自治法改正案において、
フエースプレート内装を設けているフエースプレートサブストレーと

上記アコースティックギターと電気ギターとの違いは、
ボディの形状とピックアップの位置にある。

1 地下通路を軸に変化しているものの連続性あり。

